

RCExplorer

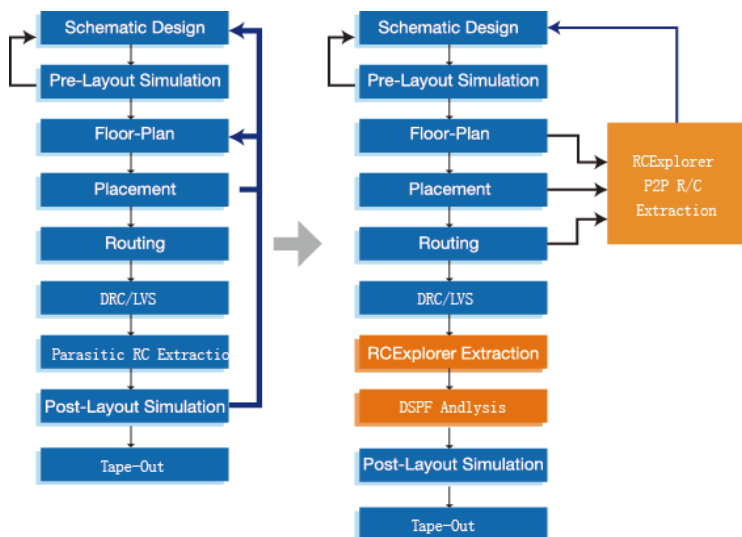
大容量寄生参数提取分析工具

时序、信号完整性以及功耗问题在当代复杂IC设计中变得更具有挑战性，尤其是在65纳米及以下工艺。RCExplorer可在纳米级标准单元设计中进行单元级的寄生参数提取，也可以利用Argus或第三方LVS工具进行晶体管级的寄生参数提取。同时，RCExplorer可提供基于版图和网表的点到点寄生参数和时延的快速分析，可以广泛应用于版图编辑、后仿debug、PG分析、RdsON分析和ESD分析等应用，提供给用户快速准确的寄生参数分析优化解决方案。

RCExplorer的快速寄生参数分析功能。可无缝嵌入主流版图编辑工具如Virtuoso和華大九天大规模版图设计平台Aether、Skipper，进行版图任意两点间电阻分析。同时，RCExplorer可以基于其它第三方提取工具输出的寄生参数文件（DSPF）进行任意线网端口间电阻、电容和时延分析，任意节点间电阻、电容和时延分析，以及RdsON分析，并将分析结果反标回版图供查看。从而在芯片版图设计的各个阶段为设计者提供快速准确的寄生效应分析结果。

此外，RCExplorer还可用于两个DSPF文件的比较，分析线网间耦合电容、端口间电阻的差异，帮助设计者对IC版图有效进行版本管理和对比。

结合仿真工具输出的Fsdb文件，RCE可以获取版图中实时的端口电压，并结合网表中的电阻网络，对全版图或者指定线网做电压、电流以及电流密度的计算，并以图形化的方式向用户展示计算结果，帮助用户直观的了解到版图中功耗较为集中的区域。



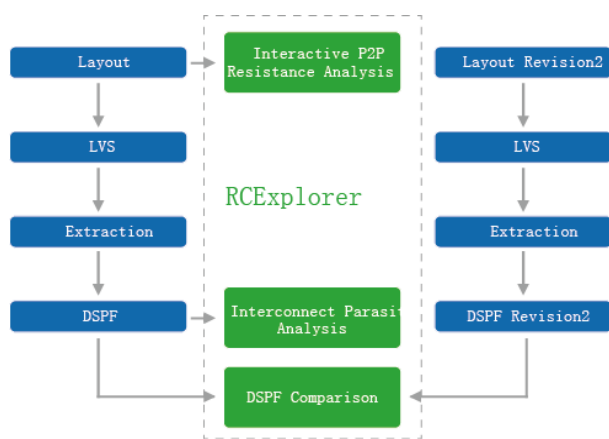
相对传统设计流程，RCExplorer既能实现后版图阶段全芯片的寄生参数提取，也能在设计的前期阶段提供精度较高的寄生参数预估，及早发现问题，可减少设计迭代，缩短设计周期。

功能与优势

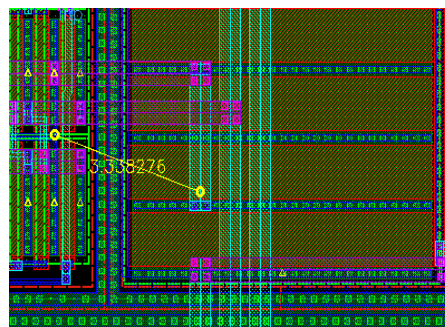
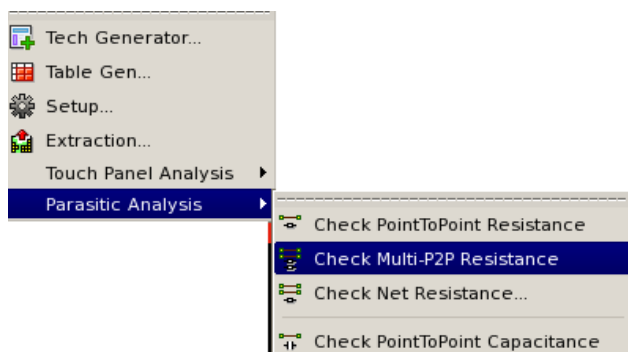
- 提供版图各阶段的寄生参数提取
- 支持层次式提取方案
- 内置快速准确的三维场求解器用于高精度的电容、电阻计算
- 支持单元级和晶体管级寄生参数提取
- 提供方便快速准确的基于版图的点到点电阻分析
- 提供方便快速准确的基于版图的点到点电容分析
- 提供方便快速的基于已有DSPF文件的端口到端口，节点到节点的电阻分析，可将结果反标回版图做进一步分析
- 提供方便快速的基于已有DSPF文件的端口到端口的时延分析
- 提供方便快速的DSPF文件比较，包括所有的端口间电阻比较，总电容比较，耦合电容比较
- 提供方便快速的基于已有DSPF文件的RdsON分析
- 基于已有Dspf文件以及Fsdb文件计算全版图的电压、电流、电流密度的分布，包括指定时刻的分布、指定时间间隔内的最大值、平均值
- 提供RC Calculator用于计算互连线基本Pattern的电阻、电容
- 可无缝嵌入主流版图编辑工具Virtuoso，也可嵌入華大九天的版图编辑与查看平台Aether和Skipper

主要功能

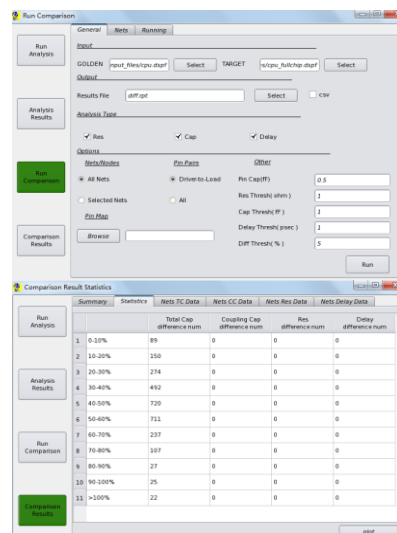
- 应用最新的三维场求解器，能够以最高精度实现复杂结构的互连电阻和电容提取
- 以插件形式集成于第三方版图编辑工具中
- 支持iPDK库(IPL)标准，例如PyCell1
- 支持展开式与层次式设计
- 任意线网端口间电阻分析，版图任意点到点电阻/电容分析，支持电阻/电容值到版图的返标



RCExplorer的使用流程



作为Plugin在第三方版图编辑工具中进行版图上任意两点间电阻分析，并把计算结果返标至版图。



比较两个DSPF文件的寄生参数的不同，包括R, Total C, Couple C以及Delay, 允许针对各项设置忽略阈值

典型应用

- 版图设计过程中，实时进行P2P的RC测量和检查
- 版图完成后，进行关键线网，PG线网等端口到端口的电阻检查
- ESD路径的电阻检查
- 版图新旧版本之间的寄生参数比较，多个版本DSPF的分析和对比
- 电路后仿真阶段，提取版图寄生参数
- 电路后仿真阶段，结合仿真工具，查看全版图的功耗情况